

high-k/Si 構造における界面準位密度のスペクトル解析

Spectroscopic analysis of interface state density in high-k/Si structure

東工大フロンティア研¹, 東工大総理工² 久保田 透¹, 角嶋 邦之², パールハット アヘメト¹,

筒井 一生², 西山 彰², 杉井 信之², 名取 研二¹, 服部 健雄¹, 岩井 洋¹

Tokyo Tech. FRC¹, IGSSE², °T. Kubota¹, K. Kakushima², P. Ahmet¹,

K. Tsutsui², A. Nishiyama², N. Sugii², K. Natori¹, T. Hattori¹, H. Iwai¹

E-mail: kubota.t.ae@m.titech.ac.jp

【はじめに】SiO₂絶縁膜による MOSFET の微細化の限界のため、high-k 絶縁膜の研究が広く行われている。我々は high-k 絶縁膜として La₂O₃ に注目し[1]、その中で界面準位密度(D_{it})について研究を行っている。界面準位は移動度の減少や生成再結合リーク電流の増加など電気特性に悪影響を及ぼすため、その値を評価することは重要である。本研究では評価方法としてコンダクタンス法を用い、SiO₂と La₂O₃の2種類の絶縁膜で検討した結果を報告する。

【実験方法】SPM 洗浄後、フッ酸処理を行った n, p-Si(100)基板をドライ酸化して SiO₂を10nm 形成し、ゲート電極は RF スパッタで W を 60nm 堆積した。La₂O₃は電子線蒸着法により 3nm 堆積後、RF スパッタで Si を 1.5nm、ゲート電極として TiN を更に堆積した。その後、フォーミングガス(N₂:H₂=97:3)雰囲気中でアニールを行い、コンダクタンス法で測定を行った。

【実験結果】Fig.1 に本研究で用いた MOS キャパシタの等価回路モデルを示す[2]。界面準位に起因する抵抗(R_{it})と容量(C_{it})がシリコンの容量(C_S)と並列に挿入されていると仮定する。Fig.2 に G_p/ωの周波数プロットを示す。図より 10~100kHz 付近に SiO₂, La₂O₃ 共にピークを持っていることがわかる。この領域では電子の捕獲・放出の時定数は比較的小さいので、電子は Si の伝導帯に近い界面準位によるものだと考えられる。一方、100Hz 付近には La₂O₃のみピークが現れた。この領域では電子の捕獲・放出の時定数が大きいと考えられるので、現れたピークは界面からの距離が長い絶縁膜内部に準

位が存在する可能性を示している。解析方法等の詳細は当日報告する。

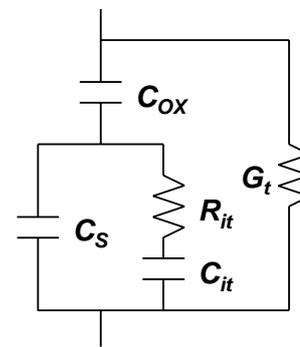


Fig.1 Equivalent circuit model of MOS capacitor

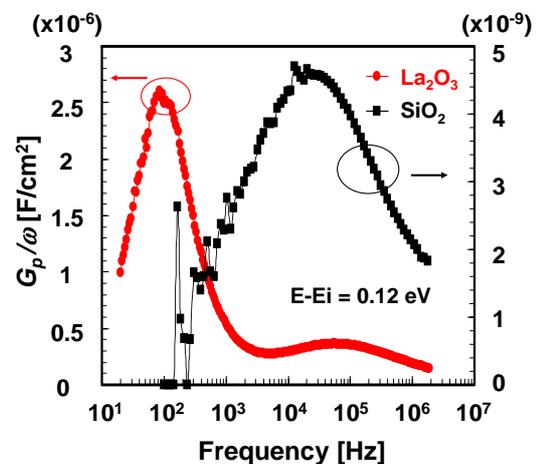


Fig.2 Equivalent parallel conductance over angular frequency (G_p/ω) versus frequency plots

【参考文献】

- [1] J. A. Ng, et al., IEICE Electronics Express, Vol.3, No.13, p.316(2006)
- [2] Dieter K. Schroder, "Semiconductor Material and Device Characterization 3rd Edition"

【謝辞】本研究は NEDO 技術開発機構の支援を受け、実施された。