

# Si/SiO<sub>2</sub> コア/シェル型、およびむきだしのSiナノワイヤにおけるNiシリサイド成長機構の検討

Mechanism of Ni silicide growth in Si/SiO<sub>2</sub> core/shell and bare Si nanowires

東工大フロンティア研<sup>1</sup>, 東工大総理工<sup>2</sup> ° 小山将央<sup>1</sup>, 茂森直登<sup>1</sup>, 佐藤創志<sup>1</sup>, 角嶋邦之<sup>2</sup>,  
パールハット アヘメト<sup>1</sup>, 筒井一生<sup>2</sup>, 西山彰<sup>2</sup>, 杉井信之<sup>2</sup>, 名取研二<sup>1</sup>, 服部健雄<sup>1</sup>, 岩井洋<sup>1</sup>

Tokyo Tech. FRC<sup>1</sup>, IGSSE<sup>2</sup> ° M. Koyama<sup>1</sup>, N. Shigemori<sup>1</sup>, S. Sato<sup>1</sup>, K. Kakushima<sup>2</sup>,  
P. Ahmet<sup>1</sup>, K. Tsutsui<sup>2</sup>, A. Nishiyama<sup>2</sup>, N. Sugii<sup>2</sup>, K. Natori<sup>1</sup>, T. Hattori<sup>1</sup>, H. Iwai<sup>1</sup>

E-mail: koyama.m.ab@m.titech.ac.jp

【はじめに】次世代デバイスとして期待されるSiナノワイヤFETは、ソース/ドレインコンタクト部の寄生抵抗による特性低下が懸念されている[1]。そのため、寄生抵抗低減に有効なソース/ドレインコンタクト部のNiシリサイド化技術が広く研究されている[2]が、Siナノワイヤ中への過剰なNiシリサイド成長が起こる問題も指摘されている[3]。このNiシリサイド成長の機構は十分に解明されていないため、本研究ではコア/シェル型、およびむきだしのSiナノワイヤにおける成長の比較を行うことにより検討を行った。

【実験】SOI層30nmの基板の上に幅20~60nm程度のFin構造をDryエッチングで形成した。これを乾燥O<sub>2</sub>雰囲気中で1000℃20分間の熱酸化を行ってSiワイヤ幅5~60nm程度のSi/SiO<sub>2</sub> コア/シェル型Siナノワイヤを形成し、バッファードHFによってSiナノワイヤ周囲の酸化膜を一部除去した後、Ar雰囲気中でスパッタリングによってNiの堆積を行った。また、熱酸化を行わない、むきだしSi Fin構造基板にもスパッタリングとリフトオフによって位置を選択してNiの堆積を行った。その後、RTA(Rapid Thermal Anneal)により両SiナノワイヤのNiシリサイド化を行った。コア/シェル型Siナノワイヤ形成基板では未反応Niを除去した後、両SiナノワイヤのNiシリサイド成長長さとワイヤ幅の関係をSEMで計測した。作製した両NiシリサイドナノワイヤのSEM観察像をFig.1に示す。

【結果】Fig.2に示す計測結果より、むきだしの場合はワイヤ幅とNiシリサイド成長長さに特に相関が見られないが、コア/シェル型ではワイヤ幅が狭まるにつれて成長長さも減少することが確認できた。これは酸化膜シェルによるナノワイヤ中のストレスが関係していると考えられる。

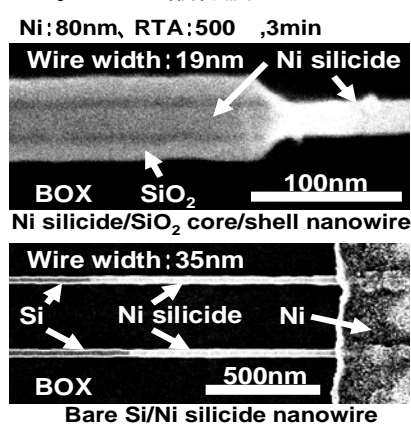


Fig.1 SEM image of Ni silicide nanowires

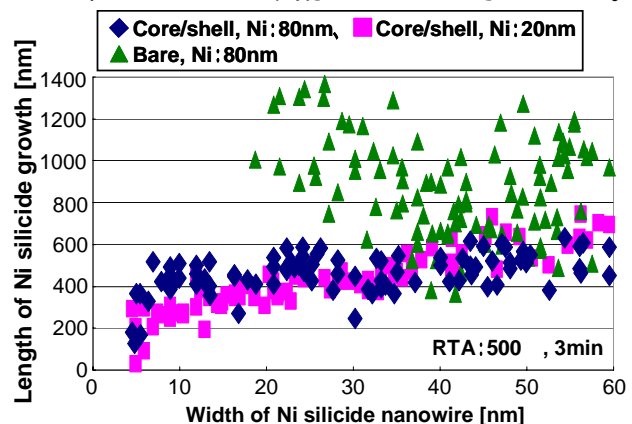


Fig.2 Width of Ni silicide nanowires vs length of Ni silicide growth

【謝辞】本研究で用いたサンプルの一部は(株)半導体先端テクノロジーズで作製された。本研究はNEDOの支援により行われた。

[1] J. Hu et al., *Applied Physics Letters*, vol.92, 083503 (2008). [2] H.-S. P. Wong et al., *VLSI Symposium*, p.92 (2009). [3] H.Arai et al., *ECS Transactions*, 25 (7, ULSI Process Integration 6), pp.447-454 (2009).