

Tm-oxide/La₂O₃構造ゲート絶縁膜の界面特性評価

Interfacial properties of La₂O₃ gate dielectric with Tm-oxide capping

東工大フロンティア研¹, 東工大総理工²。金田 翼¹, 幸田みゆき¹, 角嶋邦之², Parhat Ahmet¹,

筒井一生², 西山彰², 杉井信之², 名取研二¹, 服部健雄¹, 岩井 洋¹

Tokyo Tech. FRC¹, IGSSE², T. Kaneda¹, M. Kouda¹, K. Kakushima², P. Ahmet¹,

K. Tsutsui², A. Nishiyama², N. Sugii², K. Natori¹, T. Hattori¹, H. Iwai¹

E-mail: kaneda.t.ab@m.titech.ac.jp

【はじめに】今日、LSIの更なる性能向上のために、次世代high-k材料の研究が広く行われている。我々の研究室ではhigh-k絶縁膜として主にLa₂O₃に着目し、その特性改善や向上に関する研究を進めてきた。中でもLa₂O₃絶縁膜上にTm酸化物をキャップすることで、La₂O₃単層構造に比べリーク電流、移動度、信頼性といった電気特性が改善されることを確認し、先の春期応用物理学会で報告した^[1]。特性改善の要因として内部固定電荷量変化と膜の厚膜化による効果が確認できたが、界面特性がどのような影響を与えるかについての検討は行っていなかった。今回その結果を受けて、Tm酸化物/La₂O₃構造試料の界面状態を調べ、電気特性への影響について検討したので報告する。

【実験方法】SPM洗浄後、希フッ酸処理を行ったn-Si(100)基板上に、超高真空下において電子線蒸着法によりLa₂O₃を1~5nm堆積した単層構造、更にTm酸化物を1nm堆積したキャップ構造を作り、in-situでWをRFスパッタ法で堆積し電極を形成した。その後、フォーミングガス雰囲気中で500℃、30分間の熱処理を行い、EOTが同一となる試料の電気特性を評価した。

【実験結果】図1に、ゲート絶縁膜にLa₂O₃単層及び、Tm酸化物/La₂O₃構造を用いたときのCV測定結果を示す。図1より、Tm酸化物をキャップした試料はフラットバンドが正側へのシフトが確認でき、これが界面状態の変化によるものかを検討するために、図2にコンダクタンス法を用いた界面準位測定結果を示す。Tm酸化物をキャップした試料において若干のD_{it}低減が見られる。2つのMOSCAPはどちらもSi基板に対してLa₂O₃を直接堆積しており、キャップをすることでこの界面特性が向上することが示唆される。これらの結果より、フラットバンドのシフトや電気特性の改善の為に、界面状態の影響、及び高誘電率なTm酸化物をキャップしたことによる膜の厚膜化、それに伴う内部固定電荷量の変化が主な要因になっているのではないかと考えられる。これらを再検討し本番で発表する。

【参考文献】[1] 幸田みゆき 他、第56回応用物理学会関連講演会予稿集 19a-P11-15

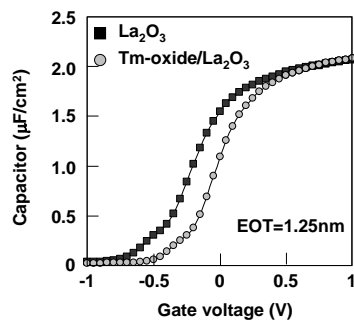


Fig.1 CV characteristics of La₂O₃, Tm-oxide/La₂O₃ capacitors, respectively

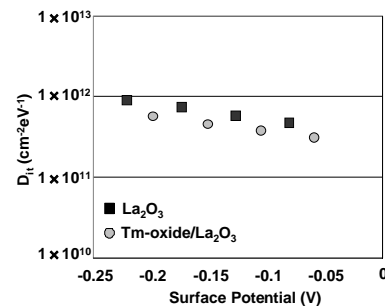


Fig.2 interfacial density of each capacitors