

19a-P11-15

希土類酸化物をキャップすることによる MOSFET の電気特性の改善

Improvement of electrical properties of MOSFET by rare-earths oxide capping

東工大フロンティア研¹, 東工大総理工² ◦幸田みゆき¹, 角嶋邦之², Parhat Ahmet¹,筒井一生², 西山彰², 杉井信之², 名取研二¹, 服部健雄¹, 岩井洋¹Tokyo Tech. FRC¹, IGSSE², ◦M.Kouda¹, K.Kakushima², P.Ahmet¹, T.Tsutsui², A.Nishiyama²,N.Sugii², K.Natori¹, T.Hattori¹, H.Iwai¹,

E-mail: m.kouda@iwailab.ep.titech.ac.jp

【はじめに】急速な LSI 素子の微細化が行われている今日、絶縁膜材料として high-k 材料の研究・実用化が進められてきている。La₂O₃ は Si 基板上への直接堆積可能な材料であるため、更なる薄膜化を実現できる可能性を持つ有力な絶縁膜材料である。しかし La₂O₃ を含む high-k 材料は重大な問題を多く抱えている。中でも移動度や界面特性の劣化といった電気特性の劣化は早急に解決しなければならない問題である。このような電気特性の劣化は主に膜中に存在する固定電荷に起因するものと考えられる。そこでこれまでに固定電荷を補償する方法として、価数揺動性材料によるキャッピングを提案し、その効果を研究、検証してきた。その結果、価数揺動性材料としてよく知られている Ce 酸化物をキャップ材料として用いることで La₂O₃ 膜中の固定電荷を低減させる効果があることが確認できた[1]。この結果を受け今回、Ce 酸化物をキャップすることで、電気特性にどのような影響を与えるかについて検討した。さらには他の価数揺動性材料においても検討した結果を報告する。

【実験方法】化学洗浄の後、希フッ酸処理をした n-Si(100)基板上に、電子ビーム蒸着法を用いて La₂O₃ を基板温度 300°Cにおいて Si 基板上に直接堆積し、その上に各価数揺動性材料を 1nm の膜厚で堆積した。そして in-situ で RF スパッタにより W のゲート電極を絶縁膜上に堆積した。この電極形成後、フォーミングガス雰囲気中 30 分間の熱処理(PMA)を 500°Cで行い、試料の電気特性を評価した。

【結果】図 1 はキャップなし (La 単層膜) と Ce、Pr、Tm-oxide の各価数揺動性材料キャップありのそれぞれの絶縁膜を用いた MOSFET における移動度の測定結果である。各試料の酸化換算膜圧 (EOT) は揃えてある。図からわかるように La₂O₃ 単層試料に比べ価数揺動性材料をキャップすることにより全体的に移動度が改善されていることがわかる。特に低電界領域において移動度の改善の割合が大きい。これはクーロン散乱による移動度の劣化が改善されていることを示しており、クーロン散乱の主要因と考えられる膜中固定電荷が低減し、その効果によって電気特性が改善されたと考えられる。

また、同じ価数揺動性材料でも Ce 酸化膜によるキャップ試料が最も移動度が改善されている。この結果より、材料の組み合わせで固定電荷低減効果の割合に大きな影響を与えることが示唆される。よって、適切な組み合わせ材料の選択が電気特性の改善には重要になると考えられる。

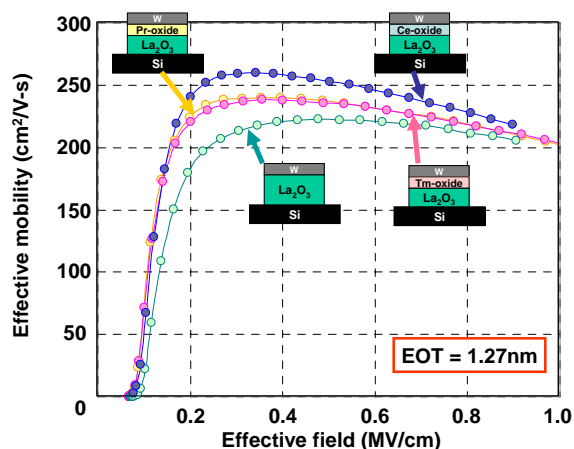


Fig.1 Effective mobility of each MOSFETs

【参考文献】 [1] M. Kouda *et al.*, 2009 Symposium on VLSI Technology, 10B-3, p.200

【謝辞】 本研究は NEDO の支援により行われている。