

## La<sub>2</sub>O<sub>3</sub>を用いた MOS キャパシタの高温熱処理の検討

### Electrical Characterization of High Temperature Annealed La<sub>2</sub>O<sub>3</sub> Gated MOS Capacitor

東工大フロンティア研<sup>1</sup>, 東工大総理工研<sup>2</sup>, 来山大祐<sup>1</sup>, 小柳友常<sup>1</sup>, 角嶋邦之<sup>2</sup>, パールハット アヘメト<sup>1</sup>, 筒井一生<sup>2</sup>, 西山彰<sup>2</sup>, 杉井信之<sup>2</sup>, 名取研二<sup>1</sup>, 服部健雄<sup>1</sup>, 岩井洋<sup>1</sup>

Tokyo Tech. FRC<sup>1</sup>, IGSSE<sup>2</sup> °D. Kitayama<sup>1</sup>, T. Koyanagi<sup>1</sup>, K. Kakushima<sup>2</sup>, P. Ahmet<sup>1</sup>, K. Tsutsui<sup>2</sup>, A. Nishiyama<sup>2</sup>, N. Sugii<sup>2</sup>, K. Natori<sup>2</sup>, T. Hattori<sup>1</sup>, H. Iwai<sup>1</sup>

E-mail: kitayama.d.aa@m.titech.ac.jp

はじめに：MOSFET のさらなる性質向上のためには high-k ゲート絶縁膜を直接 Si に形成した構造が望まれる。La<sub>2</sub>O<sub>3</sub> はシリケートを形成することで Si 基板との直接接合が可能である次世代 high-k 材料である[1]。La<sub>2</sub>O<sub>3</sub> は高温熱処理によってシリケートの形成量が増加し、それに伴い EOT も増加してしまう課題を有している。そこで我々はサーマルバジェットを小さくすることで EOT 増加を抑制できると考え、短時間高温熱処理として 2 秒の熱処理の検討を行った。

実験：SPM 洗浄後 HF 処理した n-Si(100)基板に電子線蒸着法により La<sub>2</sub>O<sub>3</sub> を堆積し、その後 in-situ で W を RF スパッタ法で堆積した。その後裏面に Al を蒸着し、F.G.(N<sub>2</sub>:H<sub>2</sub>=97:3)雰囲気中で 500 ~ 900°C それぞれ高温熱処理を 2 秒行い、CV 特性を測定した。またフィッティングにより EOT を求めた。

結果：熱処理時間を 30 分から 2 秒にすることで、700°C での EOT の増加が 40%抑えられていることを確認した(Fig.1)

この結果は熱処理時間の減少による EOT 増加の抑制効果を示唆している。

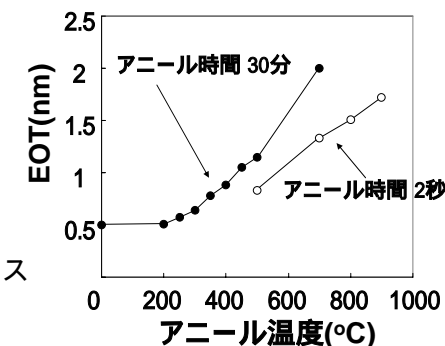


Fig.1 熱処理時間によるEOTの変化

[1]J.A.Ng, et al., IEICE Electronics Express, Vol.3, No.13, p.316(2006)

謝辞：本研究は NEDO 技術開発機構の支援を受けた。