

## High-k ゲート絶縁膜を用いた MOSFET の低周波ノイズ解析

### Low-Frequency Flicker Noise of high-k Based Gate Stacks with La<sub>2</sub>O<sub>3</sub> Incorporation

東工大フロンティア研<sup>1</sup>, 東工大総理工<sup>2</sup>, Birla Institute of Technology and Science-PILANI<sup>3</sup>,

○ダリユーシュ ザデ<sup>1</sup>, A. Srivastava<sup>3</sup>, 角嶋 邦之<sup>2</sup>,

ハールハット アハメト<sup>1</sup>, 筒井 一生<sup>2</sup>, 杉井 信之<sup>2</sup>, 服部 健雄<sup>1</sup>, 岩井 洋<sup>1</sup>

Tokyo Tech. FCR, IGSSE, Dariush Zade<sup>1</sup>, A. Srivastava<sup>3</sup>, K. Kakushima<sup>2</sup>,

P. Ahmet<sup>1</sup>, K. Tsutsui<sup>2</sup>, N. Sugii<sup>2</sup>, T. Hattori<sup>1</sup>, and H. Iwai<sup>1</sup>

e-mail: zade.d.aa@m.titech.ac.jp

【はじめに】集積回路の微細化によるデバイスの電気特性劣化を軽減するために SiO<sub>2</sub> 界面層を必要としない High-k/Si 直接接合が必須である。本研究では次世代ゲート絶縁膜として期待される HfO<sub>2</sub> を用い、更に HfO<sub>2</sub>/Si 界面へ La<sub>2</sub>O<sub>3</sub> を挿入することで MOSFET の 1/f ノイズ測定や電気特性評価を行い、La<sub>2</sub>O<sub>3</sub> を Si 基盤との海面層とする場合のその有効性について考察する。

【実験方法】SPM 洗浄後 HF 酸処理した p-Si(100)基板に電子ビーム蒸着法で La<sub>2</sub>O<sub>3</sub>、HfO<sub>2</sub> をそれぞれ堆積した。その後 *in-situ* で W ゲート電極を RF スパッタ法で堆積し、基板裏面電極およびソース・ドレイン電極として Al を蒸着した後、F.G 雰囲気中で 500°C・30 分アニールを行い、電気特性を測定し評価した。

【結果】Si の界面に La<sub>2</sub>O<sub>3</sub> を挿入することで電子移動度が向上し、しきい電圧が負側に移動した。さらに 1/f の改善が見られた(fig.2)。詳細は当日に発表する。

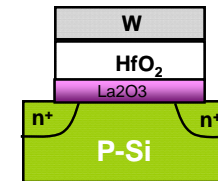


Fig1. schematic of fabricated sample

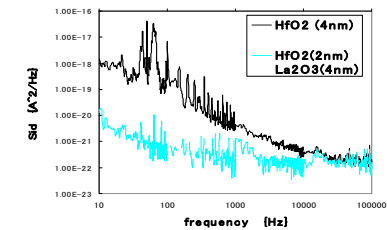


fig2. drain-current noise vs frequency