

High-k ゲート絶縁膜を用いた $\text{In}_x\text{Ga}_{1-x}\text{As}$ MOS 構造の研究

A Study on $\text{In}_x\text{Ga}_{1-x}\text{As}$ MOS Structure with High-k Gate Dielectric

東工大フロンティア研, 東工大大院総理工¹, National Chiao Tung University²

船水清永, Yueh-Chin Lin², 角嶋邦之¹, Parhat Ahmet, 筒井一生¹, 杉井信之¹, Edward Yi Chang², 服部健雄, 岩井洋
Tokyo Tech. FRC, IGSSE¹, National Chiao Tung Univ²

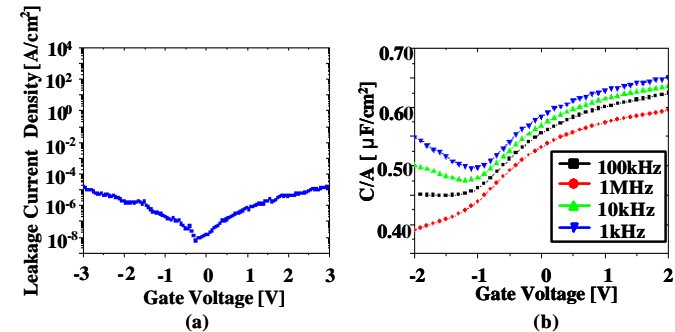
K. Funamizu, YC. Lin², K. Kakushima¹, P. Ahmet, K. Tsutsui¹, N. Sugii¹, EY. Chang², T. Hattori, H. Iwai

e-mail: funamizu.k.aa@m.titech.ac.jp

【はじめに】CMOS 性能向上技術として、Si に比べて電子移動度の高い $\text{In}_x\text{Ga}_{1-x}\text{As}$ が新たなチャネル材料として注目されている。しかし $\text{In}_x\text{Ga}_{1-x}\text{As}$ MOS のゲート絶縁膜として最適な絶縁膜材料は未だ特定されていない。そこで今回は絶縁膜材料として有望視される各種 High-k 絶縁膜を用いた $\text{In}_x\text{Ga}_{1-x}\text{As}$ の MOS キャパシタを製作し電気特性の評価を行ったので報告する。

【実験方法】n-InP 上に n- $\text{In}_x\text{Ga}_{1-x}\text{As}$ ($\text{Si}:5 \times 10^{17} \text{cm}^{-3}$) をエピタキシャル成長させた基板を化学洗浄の後、フッ酸処理に続けて、 NH_4S による 30 分間の表面処理を行った。その後電子ビーム蒸着法により High-k 絶縁膜の堆積を行った後、F.G 雰囲気中で 600 - 5 分の熱処理(PDA)を行った。最後にゲート電極として Al を堆積した。

【結果】今回製作した $\text{HfO}_2(9\text{nm})/\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ MOS キャパシタの J-V 特性、C-V 特性をそれぞれ Fig(a),(b)に示す。当日は、 HfO_2 以外の各種 High-k 材料を絶縁膜に用いた MOS キャパシタの電気特性についても発表を行う予定である。



Fig(a): J-V characteristic of $\text{HfO}_2/\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ MOS capacitor

Fig(b): C-V characteristic of $\text{HfO}_2/\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ MOS capacitor