

熱酸化による Si ナノワイヤの作製とその電気特性

Electrical Characteristics of Si Nanowires Fabricated by Thermal Oxidation

東工大フロンティア研¹, 東工大総理工² ○新井英朗¹ 上村英之¹ 佐藤創志¹ 角嶋邦之² パールハット アヘメト² 筒井一生² 服部健雄¹ 杉井信之² 岩井洋¹

Tokyo tech .FRC¹, IGSSE² ○H. Arai¹ H. Kamimura¹ S. Sato¹ K. Kakushima, P. Ahmet ,K. Tsutsui, T. Hattori, and H. Iwai.

E-mail: h.arai@iwaitab.ep.titech.ac.jp

【はじめに】 Si ナノワイヤトランジスタは、究極的にスケールリングされたデバイスとして理論、実験の両方からその特性評価が盛んになってきた。Si ナノワイヤは熱酸化によって製作されることが多いが、各研究機関で熱酸化条件が統一されていない。本研究では、熱酸化により Si ナノワイヤトランジスタを作製し、電気特性の観点から熱酸化条件やワイヤ形状の依存性を考察した。

【実験】 SOI ウエハの Si 層を、TEOS をハードマスクとしてドライエッチングすることで TEG を形成した。熱酸化炉を用いて様々な条件で熱酸化を行い、形成された酸化膜を Vapor HF Etching で除去した。再び、熱酸化を行い、ゲート絶縁膜を形成した。ソース・ドレイン電極とバックゲート電極に Al を用いトランジスタを作製した。そして、酸化前後の断面形状の観察とトランジスタの電気特性評価を行った。

【結果】 TEG (SOI 層厚さ 61nm) を図1に示す。熱酸化(乾燥酸素雰囲気中 1000°C, 90min)により作製した TEG を図2に示す。電気特性の評価により熱酸化条件やワイヤ形状の依存性の詳細は当日報告する。

【謝辞】 本研究で用いたサンプルは(株)半導体先端テクノロジーズで作製された。本研究は経済産業省「ナノエレクトロニクス半導体新材料・新構造技術開発」により実施された。

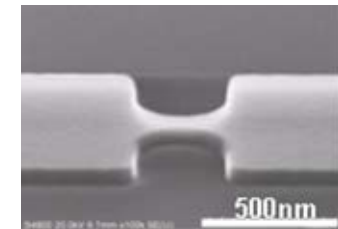


Fig.1 Before Thermal Oxidation

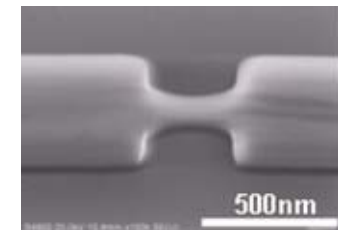


Fig.2 After Thermal Oxidation