

La シリケート層を界面に用いた high-k/Si MOS 構造の電気特性検討

Electrical characterization of high-k/Si MOS structure with interfacial La-silicate layer

東工大フロンティア研, 東工大総理工* ○宋在烈, 舘喜一, 岡本晃一, 角嶋邦之*, パールハット・アハト, 筒井一生*, 杉井信之*, 服部健雄, 岩井洋

Tokyo Tech. FRC, IGSSE* ○J. Song, K.. Tachi, K. Okamoto, K. Kakushima*, P. Ahmet, K. Tsutsui*, N. Sugii*, T. Hattori, H. Iwai
E-mail: j.song@iwalab.ep.titech.ac.jp

【はじめに】 high-k 絶縁膜を用い Sub-1nm の EOT を目指すには SiO₂ 界面層を必要としない high-k/Si の直接接合が必須である。そのためには SiO₂/Si に匹敵する良好な界面特性を有する high-k/Si 接合の実現が必要である。本研究では、La₂O₃ 堆積後高温短時間熱処理で形成した La シリケート層を界面に用いた high-k/Si MOS 構造について検討を行ったので報告する。

【実験方法】 化学洗浄の後、希フッ酸処理をした n-Si(100)基板上に電子ビーム蒸着法を用いて La₂O₃ を堆積した後、窒素雰囲気中 900℃、2 秒間の熱処理により La シリケートを形成した。その上に電子ビーム蒸着法を用いて HfO₂ を堆積し、引き続き真空一貫でゲート電極を RF スパッタ法により形成した。

【結果】 図 1 に約 2nm の La シリケート層を界面に挿入した W/HfO₂/La-silicate/Si 構造の C-V 特性を示す。La シリケートを形成した試料において SiO₂ が成長していないことを XPS により確認した。図 1 の CV 特性よりミッドギャップ付近における周波数分散が少なく、La シリケートを界面に挿入することにより $D_{it} \sim 5 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ 以下の良好な界面特性が得られることがわかる。

【謝辞】 本研究は NEDO 技術開発機構の事業で実施されました。

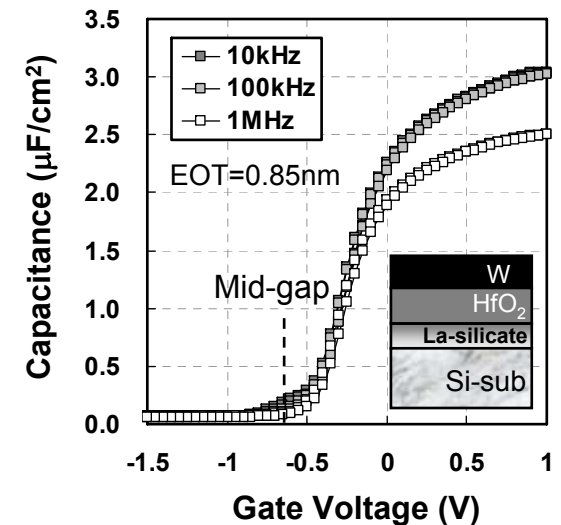


図 1. W/HfO₂/La-silicate/Si の C-V 特性